

ДИСЦИПЛИНА

Схемотехника электронных устройств

полное название дисциплины без аббревиатуры

ИНСТИТУТ

Институт радиотехнических и телекоммуникационных систем

КАФЕДРА

Радиоволновых процессов и технологий

полное название кафедры

ГРУППА/Ы

**РРБО-01-18, РРБО-02-18, РРБО-03-18, РРСО-01-18,
РРСО-02-18, РРСО-03-18**

номер групп/ы, для которых предназначены материалы

ВИД УЧЕБНОГО

Лабораторные работы

МАТЕРИАЛА

лекция; материал к практическим занятиям; контрольно-измерительные

материалы к практическим занятиям; руководство к КР/КП, практикам

ПРЕПОДАВАТЕЛЬ

**Бабенко Валерий Павлович, Нефедов Сергей
Владимирович**

фамилия, имя, отчество

СЕМЕСТР

5

указать номер семестра обучения

Дифференциальный балансный усилитель постоянного тока (УПТ)

Практическое значение имеет транзисторная схема т.наз. *токостабилизирующего двухполюсника*. Схема применяется в качестве динамической нагрузки (по переменному току), а также в качестве стабилизатора постоянного тока, в ряде случаев управляемого внешним напряжением. Схема, поясняющая работу двухполюсника в режиме динамической нагрузки показана на рис.3.11.

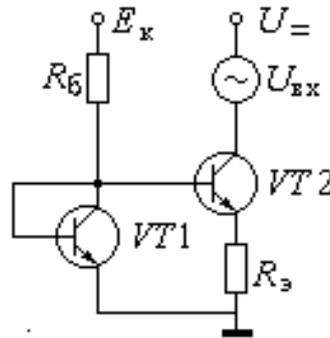


Рис.3.11 Токостабилизирующий двухполюсник

Особенности схемы: потенциал традиционного входа (база $VT2$) фиксируется на постоянном уровне прямым напряжением базно-эмиттерного перехода транзистора $VT1$, включенного диодом, ток диода задаётся источником стабилизированного питания E_k и ограничительным сопротивлением R_6 . Параметры транзисторов подбираются идентичными (обычно используется интегральное исполнение), что обеспечивает термостабилизацию положения рабочей точки транзистора $VT2$. Коллекторная цепь содержит последовательно соединённые источник постоянного напряжения питания $U_=>$ и источник переменного входного сигнала $U_{вх}$. Качественно поясним процессы в схеме с помощью выходных характеристик транзистора $VT2$ (рис.3.12).

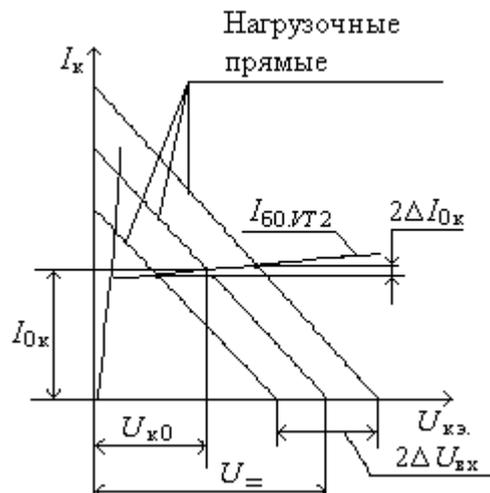


Рис.3.12 Принцип работы токостабилизирующего двухполюсника

В статическом (начальном) режиме источник $U_{\text{с}}$ создаёт начальные ток и напряжение $I_{\text{ок}}$ и $U_{\text{ко}}$. при этом статическое сопротивление $R_{\text{ст}}=U_{\text{ко}}/I_{\text{ок}}$ относительно невелико. Входной сигнал в данном случае представляет собой знакопеременные приращения напряжения $U_{\text{ко}}$. Графически это выражается в виде перемещения нагрузочной прямой параллельно самой себе относительно выходной характеристики, зафиксированной в неизменном положении постоянным током базы транзистора $VT2 - I_{\text{б0.}VT2}$. Поскольку выходные характеристики транзистора в линейной области почти плоские, то большим приращениям (до десятков вольт) входного напряжения соответствуют малые приращения коллекторного тока (доли миллиампера), т.е. динамическое сопротивление весьма велико: $R_{\text{дин}} = \Delta U_{\text{вх}}/\Delta I_{\text{к}} \gg R_{\text{ст}}$. Резистор R_3 , образующий последовательную по эмиттерному току ООС ещё более увеличивает $R_{\text{дин}}$. Таким образом, схема оказывает токостабилизирующее действие (формирует режим генератора тока).

Параллельный балансный УПТ – двухтактный линейный усилитель с двумя идентичными плечами, работающими на общую нагрузку. Упрощенная схема такого усилителя приведена на рис.4.2.

Усилительными элементами в схеме служат два идентичных каскада на транзисторах с коллекторными резисторами $R_{\text{к1}}$, $R_{\text{к2}}$ и общим сопротивлением ООС по эмиттерному току, в качестве которого использован токостабилизирующий двухполусник на транзисторах $VT3$, $VT4$ и резисторах R_6 и R_3 . Действие ООС по эмиттерному току аналогично с рассмотренным ранее транзисторным каскадом по схеме ОЭ. Транзисторы $VT1$, $VT2$ устанавливают в начальный режим класса А с помощью цепей смещения (на схеме не показаны) и задания резистором R_6 фиксированной величины суммарного начального тока эмиттера, равного $I_{\text{э0}}= I_{\text{э01}} + I_{\text{э02}}$. В начальном режиме напряжение ООС относительно невелико и равно: $U_{\text{ос}}= I_{\text{э0}} R_{\text{ст}}$, где $R_{\text{ст}}$ – статическое сопротивление двухполусника. Ниже будет показано, что при любых симметричных изменениях параметров элементов схемы в образовании $U_{\text{ос}}$ участвует уже большое динамическое сопротивление двухполусника, что приводит к резкому возрастанию петлевого усиления и эффективному подавлению помехи.

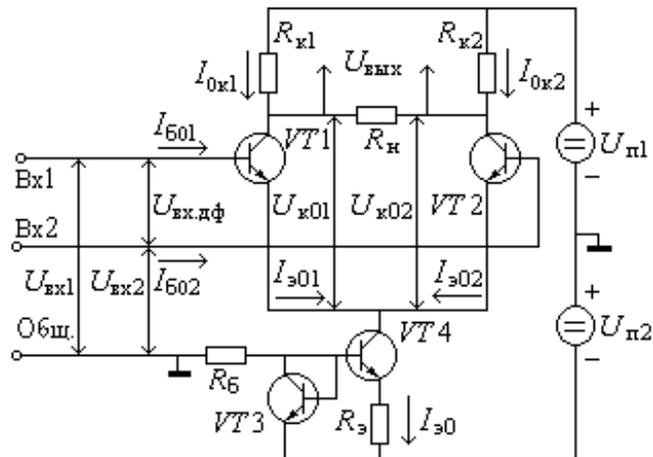


Рис.4.2 Балансный УПТ

Биполярное питание позволяет реализовать знакопеременное изменение входных сигналов каждого из входов $U_{вх1}$, $U_{вх2}$ относительно общей точки. Входные сигналы могут подаваться на любой вход при заземленном другом входе, или одновременно на два входа, или между входами, в любом случае усиливается разность входных сигналов, т.наз. *дифференциальный входной сигнал*. Соответственно вход между двумя выводами баз транзисторов называется *дифференциальным*. Известные неудобства связаны с тем, что сопротивление нагрузки не имеет гальванической связи с общей точкой схемы, однако такое её включение имеет принципиальное значение для получения сверхмалого дрейфа выходного напряжения.

Рассмотрим основные причины малого дрейфа выходного напряжения. *Первая из них – симметрия схемы*, достигаемая интегральным исполнением, действительно, фрагмент схемы балансного УПТ можно рассматривать как 4^х –плечий мост, в диагональ которого включено сопротивление нагрузки – рис.4.3.

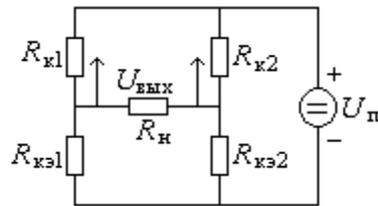


Рис.4.3 Эквивалентная мостовая схема

На рис.4.3 $R_{кэ1}$, $R_{кэ2}$ – эквивалентные сопротивления между коллекторами и эмиттерами транзисторов $VT1$ и $VT2$, $U_{п}$ – эквивалентное напряжение питания. Если мост сбалансирован, то при колебаниях $U_{п}$ или одинаковом изменении сопротивлений резисторов баланс не нарушается, т.е. $\Delta U_{др.вых} = 0$. Изменения параметров транзисторов в основном связаны с температурой внешней среды, практически добиться идеальной симметрии невозможно, тем не менее дрейф будет несравнимо меньше такового в небалансном каскаде.

Вторая причина – резкое увеличение глубины ООС по приращению эмиттерного тока. Например, с повышением температуры эмиттерные токи транзисторов стремятся получить одинаковые положительные приращения из-за увеличения коэффициента β и должно быть приращение суммарного эмиттерного тока $\Delta I_{э0} = \Delta I_{э01} + \Delta I_{э02}$. Однако токостабилизирующий двухполюсник в силу большого внутреннего сопротивления ($R_{дин}$) поддерживает практически неизменным начальное значение $I_{э0} = Const$, следовательно резко возрастает напряжение ООС – $U_{ос}$, стабилизирующее эмиттерные токи.

Аналогичным образом реагирует дифференциальный усилитель на т.наз. *синфазный сигнал*, действующий одинаковым образом одновременно на оба входа. Синфазная составляющая может быть в составе входных сигналов, поданных на входы усилителя от разных источников, например, во входных напряжениях $U_{вх1} = 5В$ и $U_{вх2} = 4В$ присутствует синфазное

напряжение $U_{\text{вх.сф}}=4\text{В}$. Причиной появления синфазного сигнала могут быть также внешние электромагнитные наводки (помехи) на входной контур усилителя.

Опасность синфазного сигнала заключается в том, что при допустимой величине $U_{\text{вх.дф}}$, синфазная составляющая может превышать допустимую (обычно нормируемую) величину и вывести усилитель из строя.

Дифференциальный усилитель подавляет синфазный сигнал, т.к. вызванные им приращения эмиттерных токов одинаковы по знаку и вызывают увеличение петлевого усиления цепи ООС так же как и при действии внешних дестабилизирующих факторов. В связи с этим влияние этих факторов часто называют синфазной помехой.

Из-за неидеальной идентичности параметров транзисторов и резисторов синфазная помеха частично проходит на выход, создавая дрейф выходного напряжения. Рассматривая плечи схемы дифференциального усилителя как отдельные транзисторные каскады с ОЭ можно показать, что выходное синфазное напряжение равно: $U_{\text{вых.сф}} = U_{\text{вх.сф}}(K_{u.VT1} - K_{u.VT2}) = K_{u.сф} U_{\text{вх.сф}}$. Таким образом, коэффициент передачи синфазного сигнала тем меньше, чем меньше разность коэффициентов усиления транзисторов.

В технической документации на конкретные усилители нормируются допустимая величина входного синфазного напряжения – $U_{\text{вх.сф.доп}}$, логарифмический коэффициент ослабления синфазного сигнала $K_{\text{осл}}[\text{дБ}] = 20\lg K_u/K_{\text{сф}}$, где K_u -коэффициент усиления усилителя. В современных интегральных усилителях $K_{\text{осл}}[\text{дБ}] = 80\dots 100$.

Входное сопротивление для синфазного сигнала должно быть возможно большим для уменьшения входных синфазных токов, влияющих на дрейфовую составляющую выходного напряжения. Выше было показано, что эта проблема решается установкой в цепи обратной связи токостабилизирующего двухполюсника с большим динамическим выходным сопротивлением. Можно показать, что $R_{\text{вх.сф}} \sim (1 + h_{21э}) R_{\text{дин}}$, где $R_{\text{дин}}$ – динамическое (дифференциальное) сопротивление обратносмещённого коллекторного перехода транзистора VT4 на схеме рис.4.2. Обычно $R_{\text{вх.сф}}$ находится в пределах $10\dots 100\text{Мом}$.

Входное дифференциальное напряжение $U_{\text{вх.дф}}$ всегда приводит к противофазным изменениям токов и коллекторных напряжений транзисторов, соответственно изменяются величина и полярность выходного напряжения. Поскольку изменения эмиттерных токов одинаковы и противоположны по знаку, то $I_{э0} = \text{Const}$, ООС по дифференциальному сигналу не действует.

Рассматривая каждое плечо симметричной схемы как отдельный транзисторный усилитель по схеме ОЭ, для коэффициента усиления можно воспользоваться формулой (3.24) с очевидными заменами: $R'_n = R_k$ и, в соответствии с (3.22), $R_{\text{вх.тр.ос}} = h_{11э}$, т.к. $R_э=0$ (ООС отсутствует). Имея ввиду идентичность элементов и параметров схемы, для режима холостого хода получим:

$$K_u = \frac{U_{\text{вых}1} - U_{\text{вых}2}}{U_{\text{вх}1} - U_{\text{вх}2}} = \frac{U_{\text{вых}}}{U_{\text{вх.}\Delta\phi}} = \frac{h_{21Э} R_K}{h_{11Э}}, \quad (4.1)$$

где $U_{\text{вых}1}$ и $U_{\text{вых}2}$ – коллекторные напряжения транзисторов $VT1$ и $VT2$. Коэффициент $h_{21Э}$ у маломощных транзисторов достигает сотен единиц, для дальнейшего увеличения K_u в дифференциальных усилителях используются составные транзисторы ($K_u \approx 10^4 \dots 10^5$) и/или каскадное включение транзисторов в качестве динамических коллекторных нагрузок.

Продолжая аналогию с каскадом ОЭ, можно найти входное сопротивление для дифференциального сигнала: $R_{\text{вх}} = 2h_{11Э}$ и выходное сопротивление: $R_{\text{вых}} = 2 R_K$. Для увеличения входного сопротивления во входных каскадах обычно используются полевые транзисторы, позволяющие получать входное сопротивление порядка единиц – десятков МОм.

Несмотря на симметричность схемы усилителя, действие одного и того же напряжения поочерёдно на входы приводит к выходному напряжению одинаковой величины, но разной полярности. Действительно для $+ U_{\text{вх.}1}$ и $U_{\text{вх.}2} = 0$ (второй вход закорочен на общую точку), возрастают токи транзистора $VT1$ и одинаковым образом уменьшаются токи транзистора $VT2$. В этом случае выходное напряжение, равное: $U_{\text{вых}} = U_{\text{к}01} - U_{\text{к}02}$ будет отрицательным, т.к. $|U_{\text{к}01}| < |U_{\text{к}02}|$. В данном случае положительному знаку $U_{\text{вх.}1}$ соответствует выходное напряжение противоположного знака, т.е. входной сигнал инвертируется. В связи с этим вход, сигнал с которого проходит на выход усиленным, но с противоположным знаком (или фазой, для переменного сигнала), называется *инвертирующим*. Для комбинации входных сигналов $+ U_{\text{вх.}2}$ и $U_{\text{вх.}1} = 0$ процессы в схеме будут зеркальными, знаки или фазы $U_{\text{вх.}2}$ и $U_{\text{вых}}$ будут совпадать и соответственно этот вход принято называть *неинвертирующим*.

Условное графическое обозначение дифференциального усилителя DA приведено на рис. 4.4, инвертирующий вход помечен знаком инверсии (кружок).

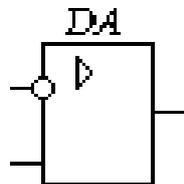


Рис.4.4 УГО дифференциального усилителя

Часто бывает необходимо измерять выходное напряжение относительно общей точки схемы, эта задача решается с помощью дифференциального каскада с несимметричными входом и выходом, схема, поясняющая принцип его работы приведена на рис.4.5

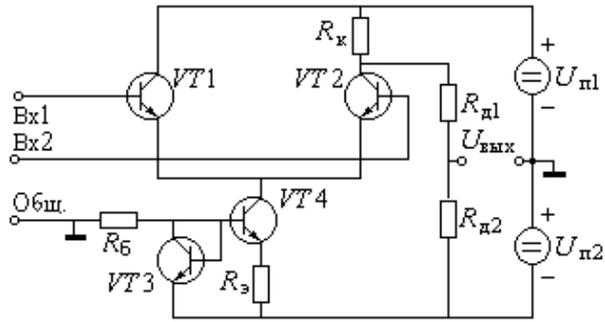


Рис.4.5 Несимметричный дифференциальный усилитель

Транзистор $VT1$ включён по схеме эмиттерного повторителя, компенсация постоянной составляющей напряжения на коллекторе $VT2$ осуществляется резистивным делителем $R_{д1}$, $R_{д2}$. Дифференциальные усилители в дискретном исполнении используются во многих измерительных устройствах, например, в генераторах сигналов ГЗ–111, Г6–27 и других приборах. Кроме того они выпускаются в интегральном исполнении как самостоятельные элементы, например, серии ИС К175УВ2, К175УВ4, КР198 УН1, КР198 УТ1. Массовое распространение дифференциальные каскады получили как базовые структурные блоки современных многокаскадных УИТ.

Задание

Разработать и исследовать в среде Electronics WorkBench схему дифференциального усилительного каскада на биполярных транзисторах (ДУ). Индивидуально задается (таблицы 3.1) напряжение питания $U_{п}$, величина коллекторного сопротивления $R_{к}$. Тип транзистора взять из библиотеки National2 в соответствии с вариантом задания (по номеру в учебном журнале) отсчитать в библиотеке National2 сверху вниз тип транзистора.

Таблица 3.1.

№ вар.	1	2	3	4	5	6	7	8	9	10
$U_{п}$ (В)	8	12	14	18	22	26	30	34	38	40
$R_{к}$ (кОм)	1	2	3	4	5	1	2	3	4	5

№ вар.	11	12	13	14	15	16	17	18	19	20
$U_{п}$ (В)	40	38	34	30	26	22	18	14	12	8
$R_{к}$ (кОм)	1	2	3	4	5	1	2	3	4	5

Провести оценочный расчет и построить схему для исследования, подобную рис. 3.1.

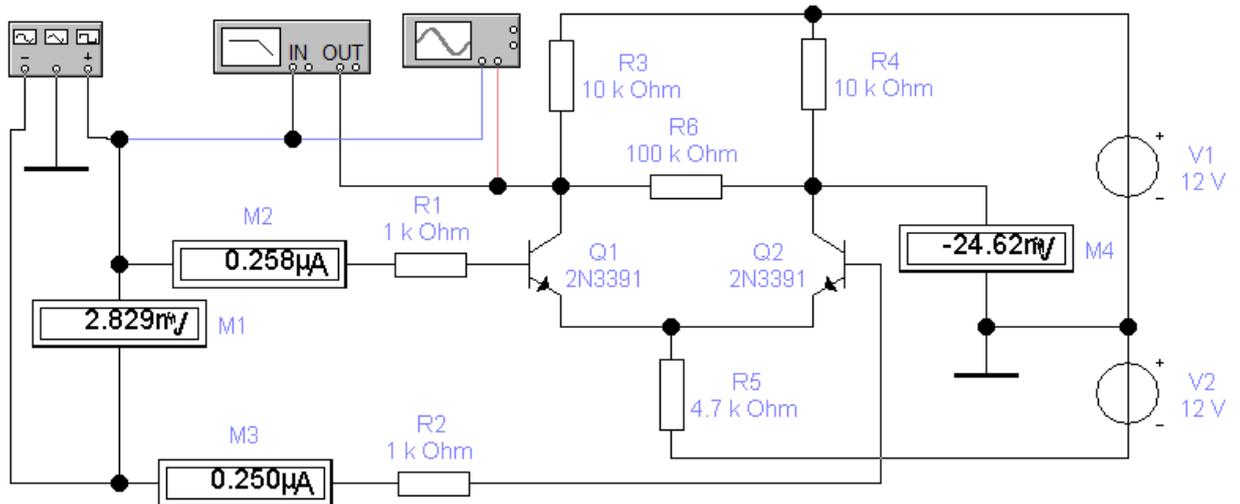


Рис 3.1. Типовая схема для исследования усилителя ДУ.

Источником сигнала является универсальный генератор, работающий в режиме синусоидального сигнала 1 кГц, 1 мВ. Вольтметр и амперметр M1 и M2, M3 работают в режиме АС и измеряют входной ток и напряжение сигнала. Вольтметр и амперметр M4 в режиме DC измеряет постоянное

напряжение на выходе относительно земли. Резистор R1 и R2 – базовые резисторы, задающие ток базы и, соответственно, входное сопротивление $R_{вх}$. R5 – эмиттерное сопротивление, обеспечивающее подавление синфазной составляющей. Резисторы R3 и R4 – коллекторные сопротивления, ответственные за выходное сопротивление $R_{вых}$.

Наладка и исследование по постоянному току:

Провести оценочный расчет. Составить электрическую схему усилительного каскада ДУ;

- Выполнить наладку схемы. Подбирая величину эмиттерного резистора R5, добиться потенциала коллектора транзистора относительно земли (M4) минимальным ≈ 0 ;

Исследование на переменном токе

- Проверить работоспособность по осциллограммам выходного сигнала на частоте 1 кГц ;
- Изменяя величину входного сигнала $U_{вх}$, добиться максимальной величины неискаженного выходного сигнала (по осциллографу - рис. 3.2);

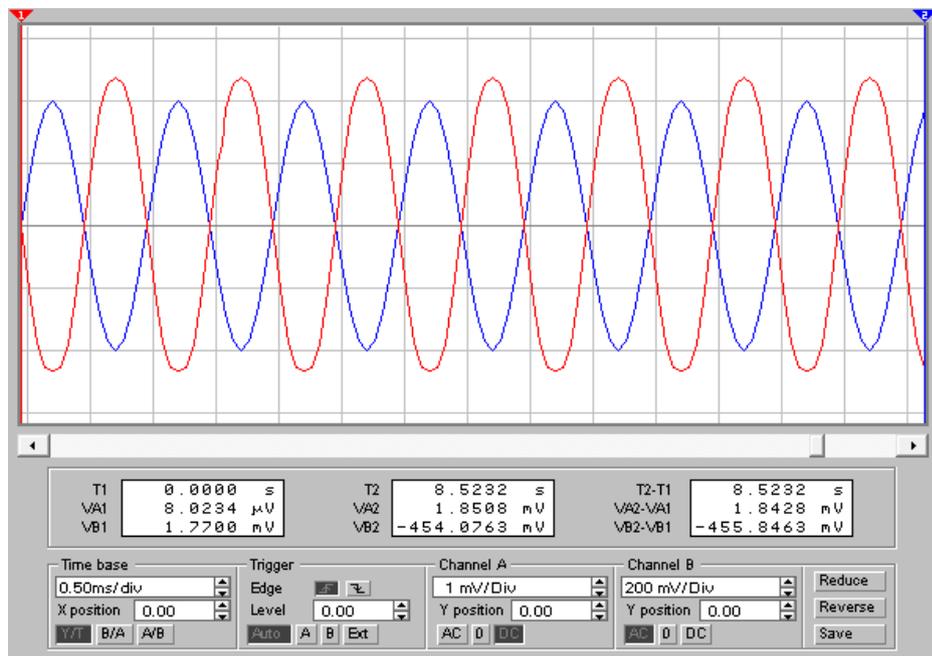


Рис 3.2. Осциллограммы сигналов: входного (син.) и выходного (кр.)

- Получить АЧХ (на Bode Plotter – рис. 3.3). Сигналы на выходах равны и сдвинуты по фазе на 180° . По осциллограммам измерить максимальную величину неискаженного выходного сигнала $U_{вых_макс}$.

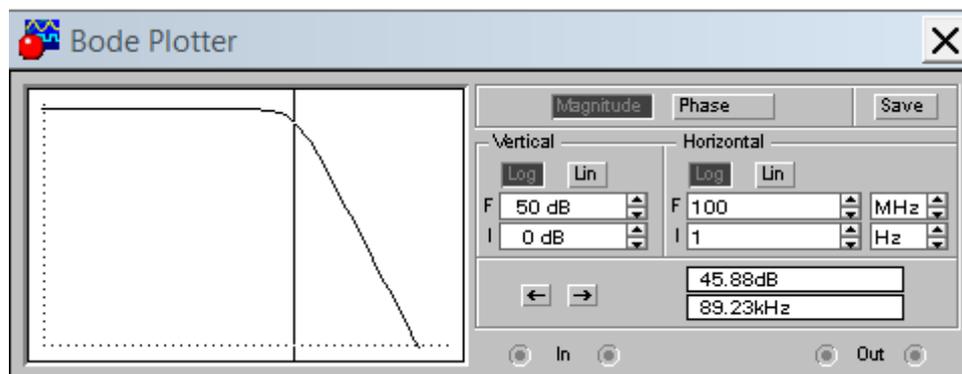


Рис. 3.3. АЧХ усилителя

- По графикам Боде-плоттера измерить дифференциальный коэффициент усиления:

$$K_{u_диф} =$$

- Верхнюю частоту АЧХ усилителя:

$$f_{в} =$$

- Измерить входное сопротивление ДУ (по приборам M1 и M2):

$$R_{вх} =$$

Выводы