

## Задача № 2 к курсовому проекту

### Изучение мультиплексора

Краткие теоретические сведения. Мультиплексоры осуществляют подключение одного из входных каналов к выходному под управлением управляющего (адресующего) слова. Разрядности каналов могут быть различными, мультиплексоры для коммутации многоразрядных слов состояются из одноразрядных. Входы мультиплексора делятся на две группы: информационные и адресующие. Одноразрядный мультиплексор "2 в 1" (рис. 2.1) имеет 2 информационных входа и 1 адресный.  $m$ -разрядный мультиплексор "2 в 1" может быть построен на основе  $m$  одноразрядных мультиплексоров "2 в 1".

Мультиплексор "2 в 1" может быть описан при помощи условного оператора *if* следующим образом:

```
if (s = 0)
  then y = a;
  else y = b.
```

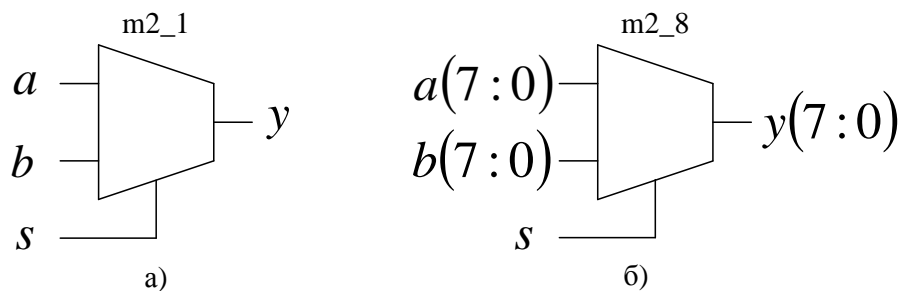


Рис. 2.1. Мультиплексор "2 в 1" одноразрядный (а) и 8-разрядный (б)

Мультиплексор " $n$  в 1" может быть построен как цельное устройство, или на основе нескольких мультиплексоров с меньшим числом входов. Нарастивание размерности мультиплексоров возможно с помощью пирамидальной структуры из нескольких мультиплексоров. При этом первый ярус схемы представляет собой столбец, содержащий столько мультиплексоров, сколько необходимо для получения нужного числа информационных входов. Все мультиплексоры столбца адресуются одним и тем же кодом, составленным из соответствующего числа младших разрядов общего адресного кода. Старшие разряды адресного кода используются во втором ярусе, мультиплексор которого обеспечивает поочередную работу мультиплексоров первого яруса на общий выходной сигнал. Пример построения мультиплексора "4 в 1" на основе пирамидальной структуры, состоящей из мультиплексоров "2 в 1", показан на рис. 2.2.

Исходные данные: приведены в табл. 2.1.

Подготовка к работе: перед выполнением работы изучить теоретический материал по литературе и лекциям, выполнить пункты 1 – 8 задания для получения допуска к выполнению лабораторной работы.

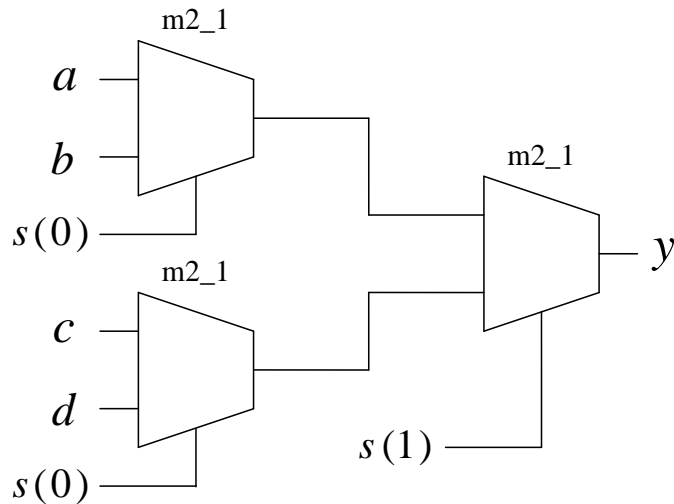


Рис. 2.2. Мультиплексор "4 в 1", состоящий из трёх мультиплексоров "2 в 1"

Цель работы: изучение мультиплексора, способов его проектирования, построения логических схем в базисах Пирса и Шеффера.

Исходные данные: приведены в табл. 2.1.

Подготовка к работе: перед выполнением работы изучить теоретический материал по литературе и лекциям, выполнить пункты 1 – 7 задания для получения допуска к выполнению лабораторной работы.

Задание:

- 1) построить таблицу истинности мультиплексора 3 в 1;
- 2) найти СовДНФ или СовКНФ ПФ мультиплексора 3 в 1 по его таблице истинности;
- 3) с помощью карт Карно найти МДНФ или МКНФ ПФ мультиплексора 3 в 1;
- 4) перейти от МДНФ или МКНФ ПФ мультиплексора 3 в 1 к базису Пирса или Шеффера;
- 5) построить в универсальном базисе логическую схему мультиплексора 3 в 1 для его ПФ, заданной в виде МДНФ или МКНФ;
- 6) построить в базисе Пирса или Шеффера логическую схему мультиплексора 3 в 1;
- 7) построить временные диаграммы работы мультиплексора 3 в 1;
- 8) построить ЛС мультиплексора 3 в 1 в базисе Пирса или Шеффера в MicroCap и провести ее моделирование.

Содержание отчета:

- 1) название, цель работы, задание;
- 2) проектирование схемы в соответствии с планом задания (пп. 1 – 7 задания);
- 3) результаты моделирования схемы мультиплексора 3 в 1 в схемотехническом редакторе и определение динамических параметров на основе этих результатов.

Таблица 2.1. Варианты заданий для построения мультиплексора 3 в 1

№ варианта	Вид совершенной формы	Вид минимальной формы	Тип конечного базиса
1, 5, 9, 13,17	СовДНФ	МДНФ	Пирса
2, 6, 10, 14, 18	СовДНФ	МДНФ	Шеффера

3, 7, 11, 15, 19	СовКНФ	МКНФ	Пирса
4, 8, 12, 16, 20	СовКНФ	МКНФ	Шеффера

Пример выполнения работы

*Исходные данные:* мультиплексор 2 в 1, вид совершенной формы – СовДНФ, вид минимальной формы – МДНФ, тип конечного базиса – Шеффера.

*1-й этап.* Построение таблицы истинности для ПФ мультиплексора 2 в 1 (табл. 2.2).

Таблица 2.2. Таблица истинности для ПФ мультиплексора 2 в 1 ( $s$  – адресный вход,  $d_1$  и  $d_0$  – информационные входы,  $y$  – выходной сигнал)

№ набора	$s$	$d_1$	$d_0$	$y$
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

*2-й этап.* Нахождение СовДНФ и ПФ мультиплексора 2 в 1 по таблице истинности (см. табл. 2.2):

$$\text{СовДНФ} = \bar{s}\bar{d}_1d_0 \vee \bar{s}d_1d_0 \vee sd_1\bar{d}_0 \vee sd_1d_0. \quad (2.1)$$

*3-й этап.* Нахождение МДНФ ПФ мультиплексора 2 в 1 с помощью карт Карно:

$$\text{МДНФ} = sd_1 \vee \bar{s}d_0. \quad (2.2)$$

*4-й этап.* Переход от МДНФ ПФ мультиплексора 2 в 1 к базису Шеффера. Для осуществления перехода от ПФ, заданной в универсальном базисе, в базис Шеффера или Пирса необходимо воспользоваться законами де Моргана:

$$\overline{x \vee y} = \bar{x} \cdot \bar{y}, \quad (2.3)$$

$$\overline{x \cdot y} = \bar{x} \vee \bar{y}, \quad (2.4)$$

$$\overline{\bar{x} \cdot \bar{y}} = x \vee y, \quad (2.5)$$

$$\overline{\bar{x} \vee \bar{y}} = x \cdot y, \quad (2.6)$$

а также правилами перехода к базисам Пирса или Шеффера:

$$x \downarrow y = \overline{x \vee y}, \quad x | y = \overline{x \cdot y}.$$

Применив выражение (2.4) для ПФ (2.2), получим

$$y = \overline{(sd_1) \cdot (\bar{s}d_0)}. \quad (2.7)$$

Применив к ПФ (2.7) правило перехода к базису Шеффера, найдем

$$y = (s | d_1) | (\bar{s} | d_0). \quad (2.8)$$

*5-й и 6-й этапы.* Построение ЛС мультиплексора 2 в 1 в универсальном базисе [для ПФ (2.2)] и базисе Шеффера [для ПФ (2.8)] (рис. 2.1).

7-й этап. Построение временных диаграмм для мультиплексора 2 в 1 (рис. 2.2).

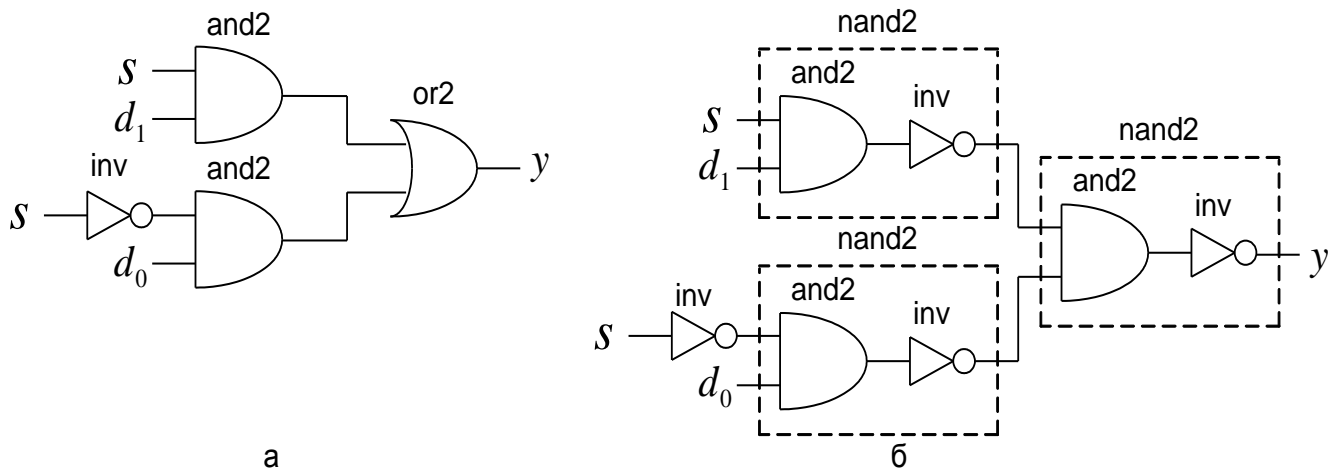


Рис. 2.1. Логические схемы мультиплексора 2 в 1 в универсальном базисе (а) и базисе Шеффера (б)

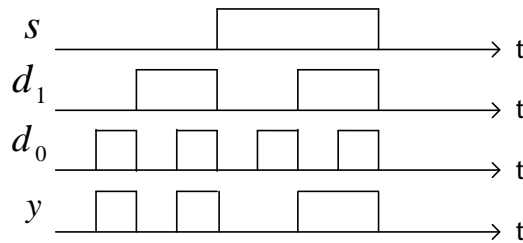


Рис. 2.2. Временные диаграммы работы мультиплексора 2 в 1

#### Контрольные вопросы

1. Построить ЛС мультиплексора "n в 1" в виде МДНФ и МКНФ.
2. Построить ЛС мультиплексора "n в 1" на основе заданных мультиплексоров с меньшим числом информационных входов.
3. Построить m-разрядный мультиплексор "n в 1".
4. Преобразовать заданную ПФ универсального базиса в базисы Пирса и Шеффера.
5. Построить в базисах Пирса и Шеффера ЛС заданных ПФ.